

**ШИФР «Reestracia comutaciynuh harakterustuk»**

**РОЗРОБКА СИСТЕМИ РЕЄСТРАЦІЇ  
КОМУТАЦІЙНИХ ХАРАКТЕРИСТИК ВИСОКОВОЛЬТНОЇ  
АПАРАТУРИ**

Всеукраїнський конкурс студентських наукових робіт за напрямком  
«Енергетика»

**ЗМІСТ**

ВСТУП .....	3
1. АНАЛІТИЧНИЙ ОГЛЯД .....	4
2. ДОСЛІДНИЦЬКА ЧАСТИНА .....	14
ВИСНОВКИ.....	22
СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ.....	23

## ВСТУП

На сьогоднішній день високовольтна апаратура має велике значення для сучасної енергетичної галузі. Вона допомагає забезпечити необхідну роботу електричних апаратів. Досить важливим є реєстрація характеристик високовольтних комутаційних апаратів в режимі реального часу.

Мікропроцесорна елементна база дозволяє розробити малогабаритні, компактні та не дорогі пристрої збору та обробки інформації про стан комутаційної апаратури.

Однією з ключових переваг мікропроцесорних систем є їх швидкодія, можливість реалізації різноманітних алгоритмів та збору і обробки інформації з різних датчиків.

Враховуючи вище перераховані переваги, слід зазначити, що актуальним та одним з пріоритетних напрямків розвитку електроенергетичної системи України є перехід від релейної апаратури на мікропроцесорну техніку.

## 1. АНАЛІТИЧНИЙ ОГЛЯД

### Аналіз схемних рішень мікропроцесорних систем для реєстрації комутаційних характеристик високовольтної комутаційної апаратури

Підключення мікросхеми АЦП ADS7818 з роздільною здатністю 12 розрядів і інтерфейсом SPI. Інтегральна схема ADS7818 від компанії Texas Instruments - досить дешевий, швидкий і точний аналого-цифровий перетворювач з роздільною здатністю 12 розрядів, вбудованою схемою вибірки та зберігання, а також внутрішнім джерелом опорного напруги.

Мікроконтролер може керувати цією мікросхемою через послідовний інтерфейс SPI. Внутрішня структура ADS7818 показана на рис. 1.

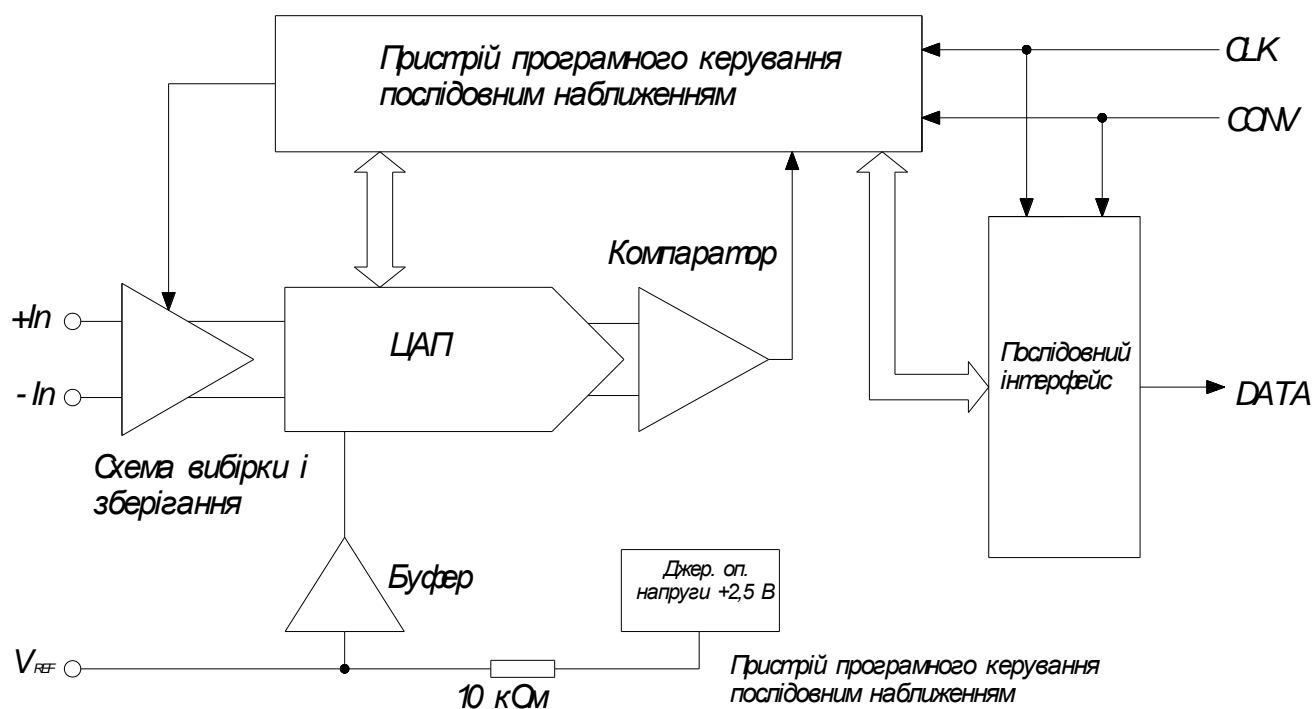


Рис. 1 Внутрішня структура ADS7818 від компанії Texas Instruments

Основні характеристики мікросхеми ADS7818:

- до 500 000 перетворень в секунду;

- внутрішнє джерело опорної напруги 2,5 В;
- незначна втрачає потужність в межах 11 мВт при 500 000 перетворення в секунду;
- додаткове зниження втрачається потужності в режимі зниженого енергоспоживання до 2,5 мВт;
- працює на уніполярні напрузі живлення +5 В;
- простий послідовний інтерфейс.

Так само як і вбудований АЦП мікроконтролерів AVR, мікросхема ADS7818 працює принципом послідовного наближення. В кристал інтегровані необхідні для цього пристрій програмного управління, цифро-аналоговий перетворювач і компаратор.

На початку перетворення аналогова вхідна напруга  $U_{in}$  зберігається як різниця потенціалів між входами  $+I_n$  і  $-I_n$  на конденсаторі вбудованої схеми вибірки і зберігання. При цьому вхід  $-I_n$ , як правило, підключається до "землі" аналогової частини схеми. Для компенсації можливого зсуву вхідної напруги потенціал  $V_{-In}$  може зміщуватися в діапазоні  $-0,2 \text{ В} \leq V_{-In} \leq +0,2 \text{ В}$ .

Вхідна напруга  $U_{In} = V_{+In} - V_{-In}$  може перебувати в діапазоні  $0 \leq V_{in} \leq (2 \cdot V_{REF} - 1 \text{ LSB})$ , при цьому

$$1 \text{ LSB} = (2 \cdot V_{REF}) / 2^{12} = (2 \cdot 2,5 \text{ В}) / 4096 = 1,22 \text{ мВ},$$

якщо знаходить застосування внутрішня опорна напруга  $V_{REF} = 2,5 \text{ В}$ . Результат аналого-цифрового перетворення - числове значення  $Z$

$$Z = 2^{12} \cdot \frac{U_{In}}{2 \cdot V_{REF}} = 4096 \cdot \frac{U_{In}}{2 \cdot V_{REF}} = 2048 \cdot \frac{U_{+In} - U_{-In}}{U_{REF}} \quad (1)$$

При цьому потенціали  $V_{+In}$  і  $V_{-In}$  не можуть перевищувати абсолютних меж

$$-0,2 \text{ В} \leq V_{+In} \leq (V_{cc} + 0,2 \text{ В}) \text{ та } -0,2 \text{ В} \leq V_{-In} \leq +0,2 \text{ В}.$$

Напруга живлення ADS7818 становить  $+5 \text{ В} \pm 250 \text{ мВ}$ . Довжина провідників, що з'єднують пристрій з джерелом живлення і "землею" аналогової частини схеми повинна бути якомога меншою. При цьому необхідно дотримуватися правил розв'язки аналогової напруги живлення особливо з використанням керамічного конденсатора на  $0,1 \text{ мкФ}$  і включеного паралельно

танталової конденсатора на 1...10 мкФ. У разі потреби можна використовувати також фільтр нижніх частот, що складається з конденсатора на 10...100 нФ і резистора на 5...10  $\Omega$  або індуктивності на 10 мкГн.

В кристал вбудоване джерело опорної напруги 2,5 В з температурним дрейфом не більше 20 ppm/°C, сполучений з висновків  $V_{REF}$  через резистор з опором близько 10 к $\Omega$ . Замість внутрішнього опорного напруги на висновок  $V_{REF}$  може бути подано зовнішнє опорне напругу в діапазоні  $2,0 \text{ В} \leq V_{ext} < 2,55 \text{ В}$ . У такому випадку вихідний опір має бути менше внутрішнього опору 10 к $\Omega$ .

Для забезпечення стабільності опорного напруги висновок  $V_{REF}$  повинен бути в будь-якому випадку замкнений керамічним конденсатором на 0,1 мкФ і підключеним паралельно танталових конденсатором на 2,2 мкФ. Обмін даними між мікро AVR і мікросхемою ADS7818 здійснюється через послідовний інтерфейс, що нагадує SPI. Оскільки пропонується в даному випадку мікроконтроллер AT90S2313 не має апаратним інтерфейсом SPI, він реалізується програмно.

Якщо ADS7818 тимчасово не використовується, економія електроенергії досягається за допомогою особливого режиму енергозбереження, в якому потужність втрат не перевищує 2,5 мВт.

**Принцип роботи ADS7818.** Типова схема підключення мікросхеми ADS7818 до мікроконтролеру AVR представлена на рис. 4.1. Вхідна аналогова напруга  $U_{in}$  навантажується ємнісним струмом конденсатора внутрішньої схеми вибірки і зберігання. Коли конденсатор виявляється повністю зарядженим, вхідний струм ADS7818 майже нульовий, оскільки вхідний опір аналогової частини перевищує 1 Г $\Omega$ . Джерело вхідної напруги повинен забезпечувати конденсатор схеми вибірки і зберігання ємнісним струмом такого рівня, щоб він був у стані зарядити цей конденсатор протягом часу вибірки 350 нс (у найгіршому випадку, коли продуктивність складає 500 000 перетворень в секунду).

Вхід CONV забезпечує перемикання між станом вибірки і збереження, а також використовується для подачі сигналу про початок перетворення (див. рис. 4.1). Крім того, вхід CONV забезпечує перехід пристрою в режим зниженого енергоспоживання.

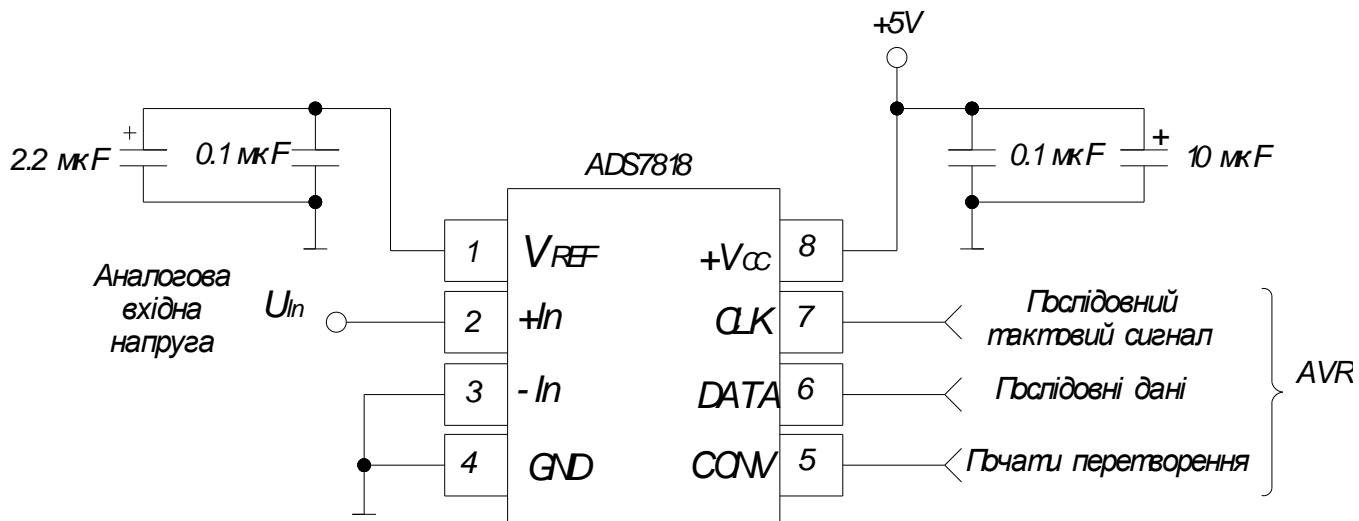


Рис. 2. Підключення мікросхеми ADS7818 до мікроконтролера AVR.

Для здійснення перетворення пристрою ADS7818 потрібний передає- мий мікроконтролером тактовий сигнал CLK, що синхронізує послідовну пе- редачу даних, а також визначає швидкість перетворення. Останнє обумовле- но тим, що сигнал CLK задає робочу частоту пристрою керування послідов- ним наближенням. Надсилає послідовно вихідний сигнал одразу ж являє результат поточного перетворення. Частота сигналу CLK знаходиться в діа- пазоні 200 кГц (12 500 перетворень в секунду) ...8 МГц (500 000 перетворень в секунду). Коефіцієнт заповнення не критичний до тих пір, поки тривалість імпульсу високого або низького рівня більше 50 нс.

Тактова частота не повинна бути менше 200 кГц або ж період  $T=1/f$  не повинен перевищувати 5 мкс, оскільки в даному випадку падіння напруги на внутрішньому конденсаторі схеми вибірки і зберігання, обумовлене струма- ми витоку, може призвести до спотворення результатів.

12-тирозрядний результат аналого-цифрового перетворення по спадаючому фронту сигналу CLK виводиться через вихід DATA і може бути отриманий мікроконтролером AVR за наростаючим фронтом наступного імпульсу CLK. При цьому перша передається старший значущий розряд (MSB).

Мікросхема ADS7818 має ряд властивостей, що виділяють її серед інших восьмиконтактних АЦП:

- перехід зі стану вибірки в стан зберігання відбувається за спадаючий фронт сигналу CONV і не залежить від тактового сигналу CLK;
- тактовий сигнал CLK не обов'язково повинен подаватися безперервно в часі всього процесу перетворення, що дозволяє записувати 12 біт результату в два етапи за допомогою восьми розрядного апаратного інтерфейсу SPI мікроконтролера AVR;
- після завершення перетворення сигнал CLK може залишатися як на рівні лог. 0, так і на рівні лог. 1.

**Процес аналого-цифрового перетворення в ADS7818.** Процес аналого-цифрового перетворення в мікросхемі ADS7818 зображений на рис. 3.

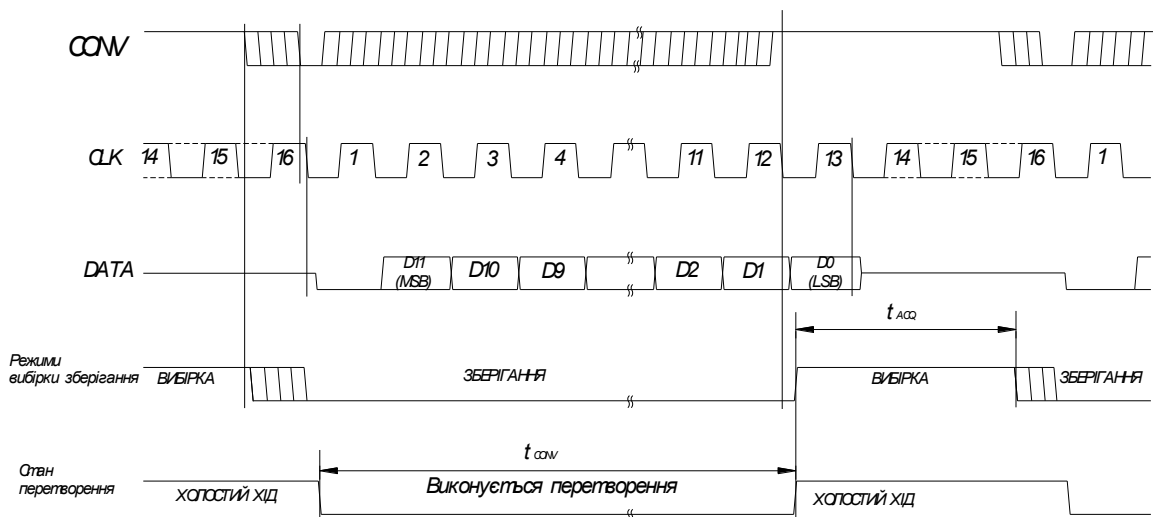


Рис. 3. Часова діаграма процесу аналого-цифрового перетворення в ADA7818

Перетворення починається за спадаючим фронтом сигналу на вході CONV, який перемикає внутрішню схему вибірки і зберігання зі стану вибірки в стан зберігання. Цей процес, позначений на рис. 3 як (2), асинхронно з тактовим сигналом CLK мікросхеми ADS7818, тобто стан лінії CLK в даному випадку не має значення.



Синхронізація тактового сигналу з власне процесом перетворення відбувається інакше. У даному випадку сигнал низького рівня на виведення CONV зіставляється з спадаючим фронтом імпульсу CLK (на рис. 3 - імпульс "16"). До тих пір, поки зберігається сигнал низького рівня на лінії CONV, вихід DATA з третього стану переходить в активну на рівень лог. 0. Наступний після цього тактовий імпульс вважається першим в новому циклі перетворення. За спадаючому фронту цього імпульсу на виході DATA з'являється перший біт результату, звідки він може бути лічений за наростаючим фронту наступного імпульсу CLK. Решта 11 біт результату, аналогічно першому, передаються на висновок DATA по спадаючому фронту сигналу CLK, а приймаються за наростаючим фронту наступного імпульсу CLK.

За спадаючим фронтом дванадцятого тактового імпульсу на вихід DATA мікросхеми ADS7818 видається останній біт результату перетворення (молодший значущий розряд, LSB). При цьому процес вважається завершеним, і схема управління перетворювача переходить в стан холостого ходу, позначеного на рис. 3 як (3). Схема управління очікує нового стартового імпульсу - сигналу CONV. Схема вибірки і зберігання переходить в стан вибірки. Під час холостого ходу схема залишається в активному стані, а втрати потужності не зменшуються.

За наростаючого фронту тринадцятого імпульсу CLK мікроконтролером приймає тільки молодший розряд. Сигнал CONV повинен повернутися на високий рівень максимум перед початком 13-го імпульсу CLK, оскільки низький рівень на початку 13-го такту переведе ADS7818 в режим зниженого енергоспоживання .

Тактові імпульси 14 і 15, позначені на рис 3 як (1), після завершення перетворення приймаються виключно заради завершеності. У роботі схеми вони ролі не грають. Якщо тривалість вибірки  $t_{ACQ}$  до наступного сигналу CONV низького рівня більше від необхідного мінімального значення 350 нс, то вона може бути проігноровано.

Для повного циклу перетворення необхідні 12 імпульсів CLK. При максимально можливої тактовою частотою ADS7818  $f_{CLKmax}=8$  МГц мінімальна тривалості циклу перетворення становить  $t_{CONVmin}=12/8$  МГц=1,5 мкс.

### Управління ADS7818 через інтерфейс SPI мікро контролера. AVR

Керувати ADS7818 можливо двома способами:

- сигнал CONV синхронізовані з сигналом CLK, а тактовий сигнал CLK надходить безперервно в цей режим роботи типовий для процесора обробки сигналів;

- сигнал CONV НЕ синхронізовані з сигналом CLK, а діє як дозволяючий сигнал для такту CLK, що передається як імпульсного пакета (див. рис. 4) - цей режим роботи типовий для інтерфейсу SPI мікроконтролера.

Для управління мікросхемою ADS7818 за допомогою мікроконтролера AVR другий варіант набагато простіше і тому краще.

**Реалізація послідовної передачі за допомогою апаратного інтерфейсу SPI.** Для використання апаратного інтерфейсу SPI, присутнього в багатьох мікроконтролерах AVR, достатньо з'єднати висновки згідно табл. 1.

Таблиця 1.

З'єднання мікроконтролера AVR, мікросхеми ADS7818

Вивід ADS7818	Вивід SPI мікро контролера AVR
CLK	SCK
DATA	MISO
CONV	/SS

Застосування апаратного інтерфейсу SPI мікроконтролерів AVR докладно і з наочними прикладами розглядається в книзі "AVR-RISC мікроконтролери", тому тут про нього буде згадано коротко.

Як протоколу передачі у разі ADS7818 слід вибрати формат SPI CPHA = 0, CPOL = 0 (прийом біта даних за наростаючим фронтом, зрушення - по спадаючому фронту сигналу SCK).

На рис. 4 зображений процес введення даних через інтерфейс SPI мікроконтролера AVR. Як вже було зазначено раніше, комбінований фронт сиг-

налу /SS (Slave Select), що подається на вивід CONV, перемикає схему вибірки і зберігання ADS7818 в стан зберігання. Починаючи з цього моменту, збережене внутрішнім конденсатором напруга починає плавно зменшуватися. Це призводить до похибки в процесі аналого-цифрового перетворення. Для того, щоб утримати її в межах  $0,1 \text{ LSB}$ , зображена на рис. 5 тривалість спадаючого фронту сигналу CONV, обмежена наростаючим фронтом першого тактового імпульсу, не повинна перевищувати  $t_{DRP}=5 \text{ мкс}$ .

Мікроконтролер AVR в якості ведучого пристрою починає передачу, записуючи довільне значення в регістр даних SPDR, а апаратне забезпечення SPI при цьому видає перший тактовий імпульс на вихід SCK.

Саме аналого-цифрове перетворення мікросхема ADS7818 починає тільки тоді, коли на його вході CONV перед спадаючим фронтом тактового імпульсу на вході CLK буде зареєстрований низький рівень сигналу. При безперервному тактових сигналів це, як правило, - останній тактовий імпульс попереднього циклу перетворення. При передачі по протоколу SPI цей останній тактовий імпульс відсутня, оскільки в даному випадку мікросхема ADS7818 перед спадаючим фронтом сигналу CONV знаходилася в режимі зниженого енергоспоживання. З цієї причини перший імпульс восьми розрядного тактового пакету служить тут виключно для індикації, що на виведення CONV встановлений низький рівень сигналу. За спадаючому фронту цього першого тактового імпульсу мікросхема AS7818 активує свій вихід DATA, що переходить на тривалість другого тактового імпульсу в стан лог. 0. Сама передача починається тільки з другого імпульсу CLK. Описаний процес ілюструють рис. 4 і рис. 5.

На відміну від зображеного на рис. 3. процесу, при передачі по протоколу SPI відбувається зсув на один тактовий імпульс. Мікросхема ADS7818 в даному випадку переходить в режим зниженого енергоспоживання тільки в тому випадку, якщо на виведення CONV до початку 14-го тактового імпульсу все ще знаходиться низький рівень сигналу.

Спадаючий фронт другого тактового імпульсу переміщує старший значущий розряд (MSB) результату (біт 11) на вихід DATA, звідки він за наростаючим фронтом третього тактового імпульсу приймається мікро контролером AVR. Аналогічним чином цей процес протікає і для бітів  $D_{10}...D_6$ . За наростаючого фронту восьмого тактового імпульсу  $D_6$  результату записується в буфер прийому SPI, і по спадаючому фронту на виході DATA з'являється  $D_5$ . Після цього SPI-передача, що охоплює вісім біт, вважається завершеною, про що також символізує прапор SPIF.

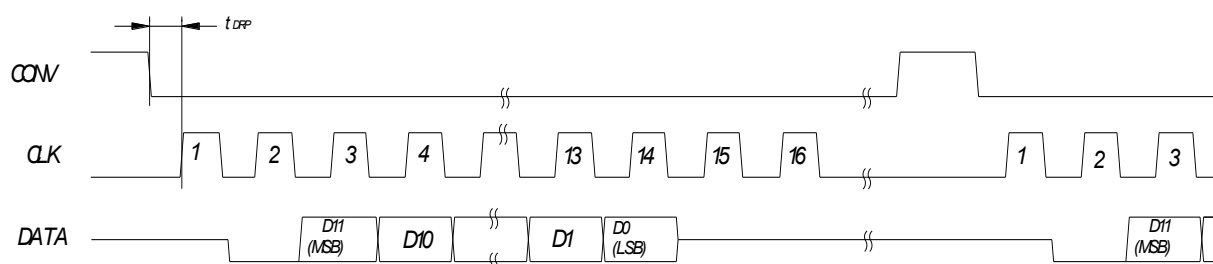


Рис. 4. Керування мікросхемою ADS7818 через інтерфейс SPI мікроконтролера AVR

Тепер мікроконтролер AVR зчитує дані з реєстру SPDR і зберігає цей проміжний результат. Після цього він починає SPI-передачу, для чого в реєстр SPDR записується ще одне довільне значення, необхідне для введення останніх 6 біт результату.

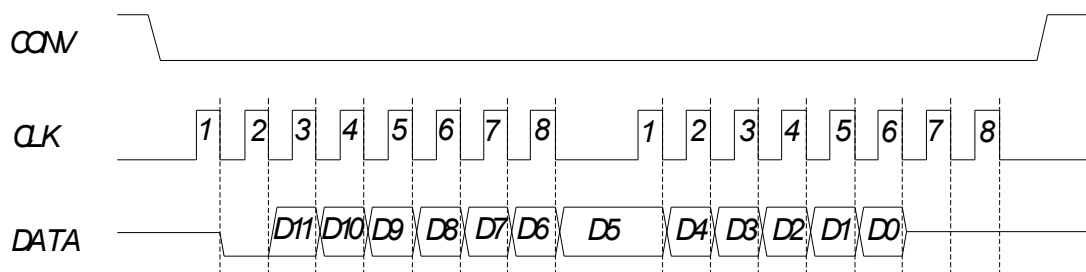


Рис. 5. Передача по інтерфейсу SPI, розділення на два етапи

За наростаючого фронту першого такту другу SPI-передачі відбувається запис, що залишився на виході DATA біта результату  $D5$ . За його спадаючому фронту на вихід переміщається наступний біт  $D4$ . За наростаючого фронту шостого тактового імпульсу другу SPI-передачі виконується запис останнього біта даних  $D0$ . Оскільки сигнал CONV на початку 14-го тактового імпульсу все ще має низький рівень, мікросхема ADS7818 переходить в режим зниженого енергоспоживання. При спадаючому фронті 14-го тактового імпульсу вихід DATA переходить в третій стан. Апаратний SPI виконує, відповідно до свого протоколу, ще два (фіктивних) зсуву до тих пір, поки про завершення передачі не буде повідомлено встановленням прапора SPIF.

Мікроконтролер AVR завершує лише той процес, в якому він перемикає лінію CONV на високий рівень. Він знову зчитує вміст регістра SPDR а отримує з нього і вже збережених після першого циклу проміжного результату остаточний результат аналого-цифрового перетворення. Перш ніж по спадаючому фронту сигналу CONV буде розпочато наступне перетворення, повинен пройти час вибірки  $t_{ACQ}$ .

## 2. ДОСЛІДНИЦЬКА ЧАСТИНА

### Розробка алгоритму програми мікропроцесорної системи

Як вже було сказано вище, аналого-цифровий перетворювач ADS7818 в даному режимі повинен бути підключений до мікроконтролеру ATtiny2313 в тестовій платі. Оскільки цей тип мікроконтролерів не має необхідного апаратного SPI, інтерфейс в даному випадку повинен бути створений за допомогою програмного забезпечення. Відповідна блок-схема підпрограми Read\_SPI зображена на рис. 6.

**Опис програми.** Після установки покажчика стека висновки *PD1*, *PD3* і *PD5* (сигнали TxD, CLK п CONV) порту *D*, а також вивід *PB7* порту *B* (сигнал ClkD як загальний для виходу даних і тактових сигналів для дисплея) конфігуруються як виходи.

Оскільки лінія управління CONV в даному випадку вважається активною при низькому рівні сигналу, вона спочатку переводиться в стан лог. 1.

Аналогічно за допомогою нашого регістра управління UBRR виконується установка швидкості передачі даних, а також за допомогою регістра керування UCR дозволяється використання приймача і передавача.

Таймер *T/C0* забезпечує синхронізацію для регулярного (кожні 1,25 мс) регенерації мультиплексної індикації. Дільник частоти встановлюється рівним 64, що необхідно для тактування *T/C0* з частотою  $f_{sys}/64=10 \text{ МГц} / 64=156,25 \text{ кГц}$ . Оскільки таймер/лічильник рахує тільки в бік збільшення, в його рахунковий регістр завантажується від'ємне значення Time, тобто -195, що необхідно для забезпечення переповнення після  $195/156,25 \text{ кГц}=1,248 \text{ мс}$ . Для того, щоб дозволити переривання при переповненні *T/C0*, необхідно встановити розряд TOIE0 в регістрі TIMSK. При цьому при переході лічильника зі стану \$FF в \$00 виконується відповідна підпрограма обробки переривання, в якій у рахунковий регістр завантажується

значення -195. Таким чином підпрограма виконується кожні 1,25 мс. Після загального дозволу переривання виконується основна програма.

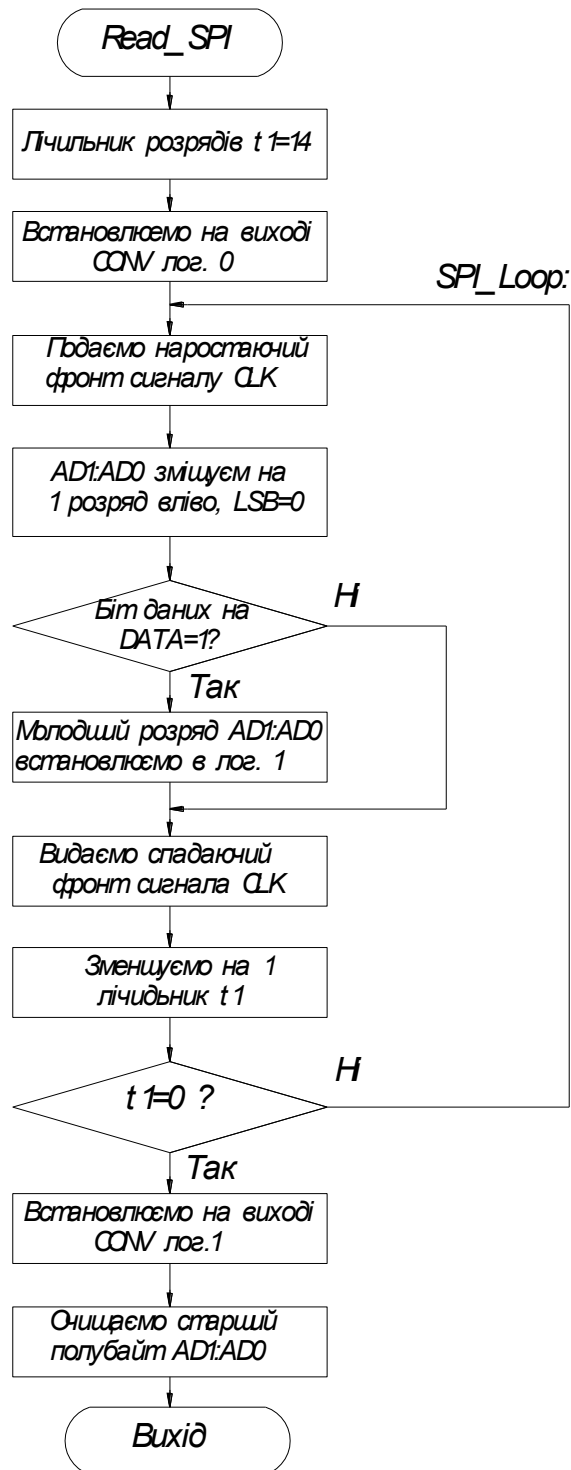


Рис. 6. Блок-схема програмної реалізації інтерфейсу SPI

Чотиризначний результат 0000...4095 (відповідно встановлюється потенціометром P51 вхідної напруги 0...4,095 В) аналого-цифрового перетво-

рення виводиться на лівий дисплей схеми. Тому в на початку основної програми для трьох позицій правої половини індикатора у відповідні комірки пам'яті SRAM заносяться три тире. Крім того, під час виконання програми має горіти світло діод LED1, оскільки в пам'яті SRAM збережений код семи сегментів для розряду *D7*. Показчик дисплея, по черзі вказує на вимагаючи регенерації розряди індикатора, на початку встановлюється в 0, що означає запуск процесу з індикатора *D0*.

Через АЦП ADS7818 за допомогою підпрограми Read\_SPI безперервно зчитуються значення - 12-тирозрядні шістнадцяткові числа, які потім перетворюються підпрограмою CalcResult в чотири BCD-числа 0000...4095<sub>d</sub>, які зберігаються в буфері SRAM.

Підпрограма SendResult передає ці чотири числа в ASCII-код на ПК, а підпрограма Code\_4 перетворює їх в код семи сегментів і зберігає в пам'яті SRAM в чотирьох клітинках, що відповідають лівій половині дисплея *D0...D3*.

При кожному виклику підпрограми обробки переривання від *T/C0* лічильник Verz зменшується на 1. Після того, як його значення після 250 циклів досягне 0, Verz знову буде присвоєно 250, а також буде встановлено прапор Ablf, сигналізуючи про закінчення часу затримки  $t_v=250 \cdot 1,25 \text{ мс} = 312 \text{ мс}$ .

Після завершення циклу основна програма чекає установки мітки Ablf, перш ніж буде запущено новий цикл. Таким чином, кожну секунду надходить три вимірюваних величини - частота, яка ще сприймається людським оком без мерехтіння.

**Підпрограма обробки переривання *Display*.** Підпрограма обробки переривання від *T/C0* забезпечує мультиплексний режим роботи світло діодного дисплея і контроль за часом затримки до надходження наступного вимірюваної величини. Ця підпрограма практично ідентична підпрограмі Display.

**Підпрограма *Read\_SPI*.** Реалізує інтерфейс SPI у відповідності з діаграмою, представленою на рис. 7, і схемою послідовності операцій, представ-



леної на рис. 8. 12-тирозрядне шістнадцяткове число передається аналого-цифровим перетворювачем ADS7818 в реєстрову пару  $AD1: AD0$ .

**Підпрограма *CalcResult*.** 12-тирозрядне шістнадцяткове число, передане ADS7818 в реєстрову пару  $AD1: AD0$ , за допомогою поділу на 10 перетворюється в чотири десяткових числа, які послідовно зберігаються в комірках пам'яті  $D3...D0$ .

**Підпрограма *SendByte*.** Посилає символ у програму HyperTerminal. Вона чекає звільнення буфера передачі USART і починає передачу, записуючи зберігаємий в  $t_0$  символ в регістр даних UDR.

**Підпрограма *SendResult*.** Передає через послідовний інтерфейс десяткові цифри, які зберігаються в комірках пам'яті  $D3...D0$  пам'яті SRAM, після складання з  $30_h='0'$  для перетворення BCD - цифр у відповідні їм ASCII - символи, а також символи повернення каретки та переведення рядка. Оскільки мікроконтролери AVR не мають прямої команди додавання константи з вмістом регістра, ця операція замінюється вирахуванням негативною константи.

**Підпрограма *Code\_4*.** Визначає коди семи сегментів, що відповідають чотирьом десятковим значень і зберігає їх у пам'яті SRAM в осередках від  $D0$  (старша цифра) до  $D3$  (молодша цифра). Крім того, відбувається індикація десяткового дробу в найбільшому розряді.

**Підпрограма *Get\_7\_Segm*.** Код семи сегментів для кожного шістнадцятирічного числа  $0...F$  зберігається у флеш-пам'яті в табл. Segm. Оскільки кожен осередок флеш-пам'яті займає 16 біт, за однією адресою завжди зберігаються два числа (спочатку молодший байт). Який з байтів поточної комірки пам'яті буде зчитаний, визначає молодший розряд покажчика  $Z$ . Підпрограма *Get\_7\_Segment* видає код семи сегментів для одного з шістнадцятирічних чисел  $0...F$ , записаних в регістр  $t_0$ . При цьому  $t_0$  додається до початкової адреси таблиці Segm, а відповідний код семи сегментів за допомогою команди *lpm* завантажується в регістр  $r_0$ .

**Підпрограма *Divio*.** Розподіл реалізовано шляхом послідовних операцій віднімання та зсуву.

**Розробка схеми електрично-принципової мікропроцесорної системи.** Керування семисегментним індикатором через один вивід порту мікроконтролера AVR

На прикладі восьмирозрядного дисплея із самосвітними семисегментними індикаторами із загальним катодом, що у випадку "класичного" мультиплексного керування займає всі 16 виводів двох портів мікроконтролера AVR. Можна продемонструвати не потребує додаткових витрат способ керування всіма мультиплексованими індикаторами за допомогою всього лише одного виводу. Схема підключення дисплея до єдиного керуючого виводу показана на рис. 7.

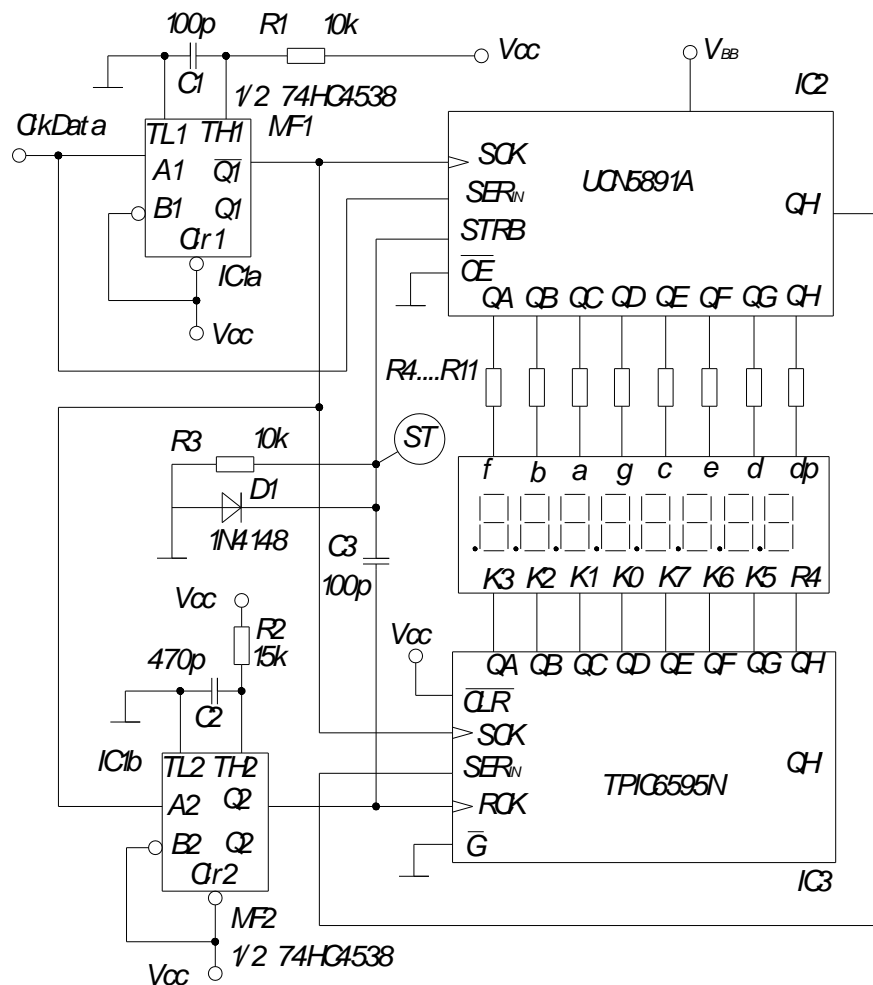


Рис. 7. Керування восьмирозрядним світлодіодним дисплеєм із загальними катодами по одній лінії

Вся схема, по суті, складається із двох "буферизованих" сдвигових регістрів *IC2* й *IC3*, що містять, крім властиво вісьмирозрядних сдвигових регі-

стрів, буферну пам'ять і драйвер для одержання необхідних вихідних струмів, а також IC1 - зведеного одновібратора триггерного типу 74НС4538, що формує імпульси визначеної довжини.

Сам дисплей може являти собою або цільний багаторозрядний блок з виведеними катодами, або ж вісім світлодіодних семисегментних індикаторів, що типово для роботи в мультиплексному режимі.

Для того щоб організувати взаємодію з мікроконтролером AVR по одній керуючій лінії, послідовні біти даних і тактовий сигнал комбінуються в сигнал ClkData і подають на вивід порту мікроконтролера. При цьому по наростаючому фронту сигналу ClkData завжди починається новий біт даних. Передачі лог. 0 відповідає високий рівень сигналу в лінії ClkData протягом 25 % (час  $t$ ) повного періоду  $T$ , а у випадку передачі лог. 1 час  $t$  становить 75 % періоду  $T$ . На рис. 5 показаний сигнал ClkData, що відповідає виводу лог. 0, а потім - лог. 1.

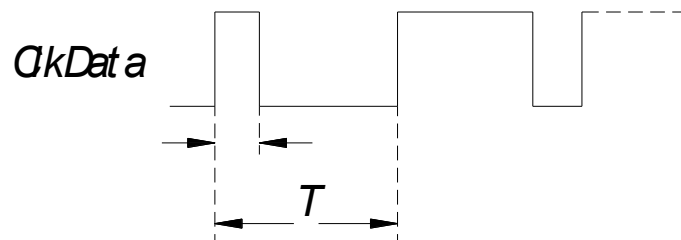


Рис. 8. Форма сигналу ClkData при передачі такту й даних по одній лінії

У цьому випадку період  $T$  комбінованого тактового сигналу й сигналу даних ClkData повинен становити 20 циклів при частоті системної синхронізації  $f_{sys}=10$  МГц, тобто 2 мкс.

Поділ тактового сигналу й сигналу даних. По наростаючому фронту сигналу ClkData спрацьовує одновібратор MF1 (див. рис. 9), тривалість імпульсу %1 якого становить половину періоду  $T$  сигналу ClkData, тобто  $\tau \% X=1/2T=1$  мкс.

Знаючи  $\tau_1$ , номінали  $R1$  і  $C1$  можна визначити за допомогою діаграми, представленої на рис. 9.

Оскільки номінал часу задаючого резистора  $R1$  для відомої тривалості імпульсу  $\tau_1$  визначається за діаграмою тільки приблизно, а необхідна ємність конденсаторів, як правило, має значне відхилення в межах  $\pm 10\ldots 20\%$ , тому рекомендується виставляти точне значення  $R1$ . Для цього замість постійного резистора  $R1$  включається серієсна схема, що складається з постійного резистора опором 1 кОм і налагоджувального резистора опором 22 кОм, а тривалість імпульсу  $\tau_1$  одновібратора настроюється точно на 1 мкс.

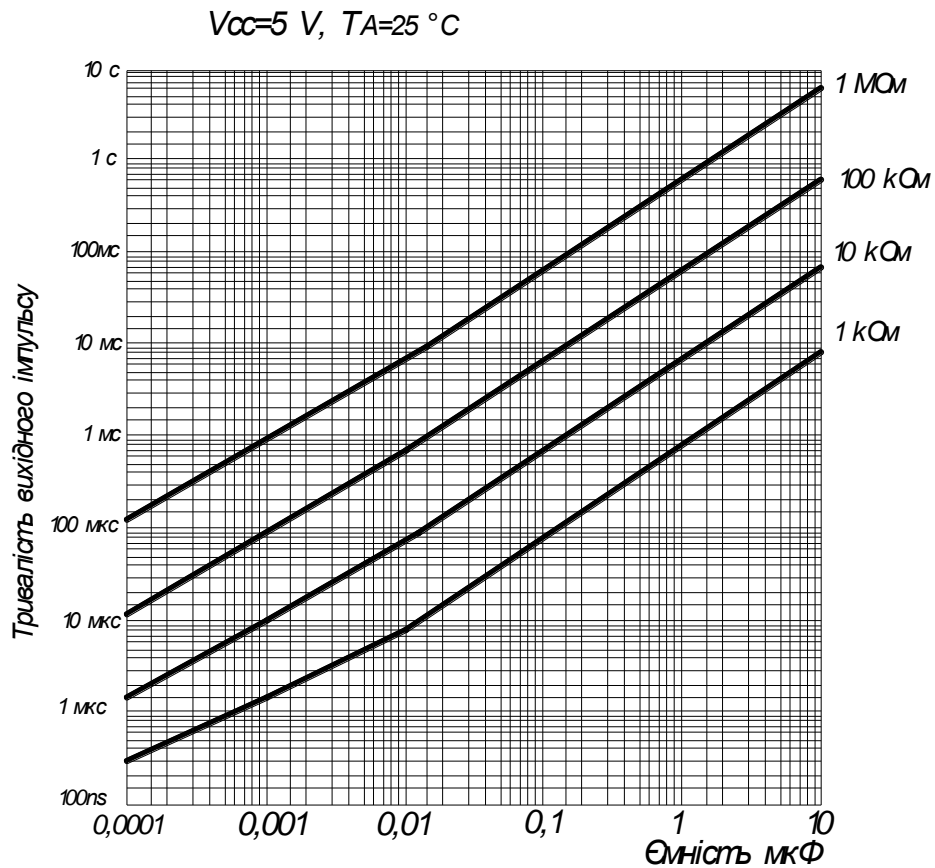


Рис. 9. Тривалість  $\tau_1$  імпульсу на виході одновібратора типу 74HC4538 залежно від ємності часозадаючого конденсатора

У випадку, якщо придатні засоби вимірювання для точного настроювання  $R1$  відсутні, вибрати номінали  $R1$  і  $C1$  можна за рис. 9. Тривалість вихідного імпульсу при зазначених значеннях становить  $\tau_i \approx 1$  мкс.

У схемі, показаної на рис. 9, сигнал на інвертуєчому виході  $/Q1$  одно-вібратора  $MF1$  використовується як такт зрушення SCK обох сдвигових регістрів  $IC2$  й  $IC3$ , а сигнал ClkData — як сигнал даних послідовного входу SERIN регістра  $IC2$ . Таким чином, логічний рівень, що відповідає половині періоду  $T$  сигналу ClkData, записується в сдвиговий регістр  $IC2$  за наростаючому фронту сигналу  $/Q1$ .

Після восьми тактових сигналів SCK перший біт повністю проходить сдвиговий регістр  $IC2$  і з'являється на виході QH'. Оскільки цей вихід з'єднаний з послідовним входом SERIN регістра  $IC3$ , по наступному тактовому сигналі біт буде переміщений у сдвиговий регістр  $IC3$ . Після шістнадцяти тактових імпульсів перший біт досягає виходу QH' сдвигового регістра  $IC3$ , що управляє катодами розрядів дисплея. У такий спосіб можна каскадувати обое сдвигових регістра  $IC2$  й  $IC3$ . У цьому випадку цикл зрушення починається з восьми біт даних, переданих для вибору катода, після яких впливають вісім біт даних, керуючих сегментами дисплея.

## ВИСНОВКИ

В роботі проаналізовано схемні рішення мікропроцесорних систем для реєстрації комутаційних характеристик високовольтної комутаційної апаратури.

Слід зазначити, що мікросхема ADS7818 має ряд властивостей, що виділяють її серед інших восьмиконтактних АЦП:

- перехід зі стану вибірки в стан зберігання відбувається за спадаючий фронт сигналу CONV і не залежить від тактового сигналу CLK;
- тактовий сигнал CLK не обов'язково повинен подаватися безперервно в часі всього процесу перетворення, що дозволяє записувати 12 біт результату в два етапи за допомогою восьми розрядного апаратного інтерфейсу SPI мікроконтролера AVR;
- після завершення перетворення сигнал CLK може залишатися як на рівні лог. 0, так і на рівні лог. 1.

Також було розроблено алгоритм мікропроцесорної системи. Аналого-цифровий перетворювач ADS7818 був підключений до мікроконтролеру ATtiny2313 в тестовій платі. Оскільки цей тип мікроконтролерів не має необхідного апаратного SPI, інтерфейс в даному випадку створений за допомогою програмного забезпечення.

- Завдяки мікросхемі ADS7818 в поєднанні з мікроконтролером AVR, стає можливим досягнення високої швидкості обробки даних при зчитуванні аналогових величин з роздільною здатністю 12 розрядів;

- Якщо ж мікроконтроллер AVR працює на тактовій частоті  $f_{sys}=16$  МГц, а дані перетворювача ADS7818 записуються в пам'ять через апаратний інтерфейс SPI з максимальною тактовою частотою  $0,5 \cdot f_{sys}=8$  МГц (розряд SPI2X в регістрі управління SPSR містить лог. 1) у два етапу по вісім біт кожен, то лише на передачу 16 біт йде трохи більше 2 мкс (для запису результату надходять ще деякі команди). Це значення тотожне частоті дискретизації (майже) 500 кГц, чого цілком достатньо для більшості завдань, пов'язаних з вимірюваннями.

**СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ**

1. Шабад М. А. Максимальная токовая защита. - Л.: Энергоатомиздат. Ленингр. отд-ние, 1991 - 96 с.: ил. (Б-ка электромонтера; Вып. 640).
2. Голанцов Е. Б., Молчанов В. В. Дифференциальные защиты трансформаторов с реле типа ДЗТ-21 (ДЗТ-23). - М.: Энергоатомиздат, 1990. - 88 с.: ил. - (Б-ка электромонтера; Вып. 631).
3. Чернобровов Н. В., Семенов В. А. Релейная защита энергетических систем: Учеб. пособие для техникумов. - М.: Энергоатомиздат, 1998. - 800 с.: ил.
4. Выбор схем электрических соединений подстанций / С. Е. Кокин. - Екатеринбург: Издательство УГТУ-УПИ, 2001.
5. Нормы технологического проектирования подстанций с высшим напряжением 35 - 750 кВ. - 3-е изд., перераб. и доп. № 13865. Т.1. - М.: ВГПИ и НИИ Энергосетьпроект, 1991.
6. Указания по применению различных видов оперативного тока на подстанциях 110 кВ и выше. № 13906М - Т.1. Москва, 1990.